

Integrated Circuits having been manufactured for the Kaiserslautern part of the E.I.S. Project

Entworfenene Schaltungen, die gefertigt wurden

Mpc1 Abgabe: 3.5.84 Erhalt: 18.11.84

Name	Funktion	Pins	Gatter	mm ²	Entwurfsstil
KlziTest *)	Testschaltung	30	300	2.0	CMOS metrisch
KlhaAdrg	PISA-Adreß. Teilschalt.	25	400	4.5	NMOS M&C
KlhaLreg	PISA-Adreß. Teilschalt.	8	6	0.8	NMOS M&C
KlhaDec	PISA-Adreß. Teilschalt.	8	8	0.8	NMOS M&C
KlhaTreg	FFT-Teilschaltung	16	40	1.9	NMOS M&C
KlhaMult	FFT-Teilschaltung	8	10	0.8	NMOS M&C
KlhaNsig	FFT-Teilschaltung	8	10	0.7	NMOS M&C

MPC2 Abgabe: 11.11.84 Erhalt: 30.5.85

Name	Funktion	Pins	Gatter	mm ²	Entwurfsstil
KlpuComu **)	Compare / Multiplex	16	50	3.9	NMOS M&C
KlhaAdd	Butterfly-Adder	8	20	1.0	NMOS M&C
KlhaMli2	Multiplizierer	32	172	4.3	NMOS M&C

MPC3 Abgabe: 31.1.85 Erhalt: Aug.85

Name	Funktion	Pins	Gatter	mm ²	Entwurfsstil
KlhaTstpd	Testpads	10	26	0.7	NMOS λ -UniDO
KlhaCachs	Cache-Serpentine	31	560	4.6	NMOS λ -UniDO /Cmos-Pads

MPC4 Abgabe: 25.6.85 Erhalt: 25.2.86

Name	Funktion	Pins	Gatter	mm ²	Entwurfsstil
KlhaLimem	Shift-Register	18	1060	5.5	NMOS λ -UniDO /Cmos-Pads
KlpuComu2 **)	Compare/Multiplex/Ver2	16	50	4	NMOS

MPC5 Abgabe: 1.10.85 Erhalt: 18.6.86 + 28.7.86

Name	Funktion	Pins	Gatter	mm ²	Entwurfsstil
KlhaAdrgen	PISA-Adreßgenerator	26	580	5.4	NMOS M&C
KlhaCa12	Cache-Teilschaltung	15	160	2.2	NMOS λ -UniDO /Cmos-Pads

MPC7 Abgabe: 27.5.86 Erhalt: 14.1.87 + 8.7.87

Name	Funktion	Pins	Gatter	mm ²	Entwurfsstil
RangeCount	MOM-Rangecounter	37	800	5.4	NMOS λ -UniDO /Cmos-Pads
Multshift	MOM-Cache-Shifter	35	800	7.5	NMOS λ -UniDO /Cmos-Pads

MPC8 Abgabe: 1.10.86 Erhalt: 21.5.87

Name	Funktion	Pins	Gatter	mm ²	Entwurfsstil
CMos1	Div. Testschaltungen	14	130	1.0	CMOS λ -UniDO

MPC9 Abgabe: 1.3.87 Erhalt: 21.12.87

Name	Funktion	Pins	Gatter	mm ²	Entwurfsstil
Petri	Patil-Array	33	500	5.3	NMOS λ -UniDO /Cmos-Pads
NewPads	Tristate Testpads	4	32	0.3	CMOS λ -UniDO

MPC10 Abgabe: 1.7.87 Erhalt: 30.5.88

Name	Funktion	Pins	Gatter	mm ²	Entwurfsstil
DPLA	Dynamisches PLA	40	2800	12.7	NMOS λ -UniDO /Cmos-Pads

MPC12 Abgabe: 15.5.88 Erhalt: "noch nicht bei Erstellung des E.I.S.-Berichtes"

Name	Funktion	Pins	Gatter	mm ²	Entwurfsstil
MS2	"Multishift 2" (Modifikation von MPC7)	39	800	7.1	NMOS λ -UniDO /Cmos-Pads

*) AG Zimmermann

**) AG von Puttkamer